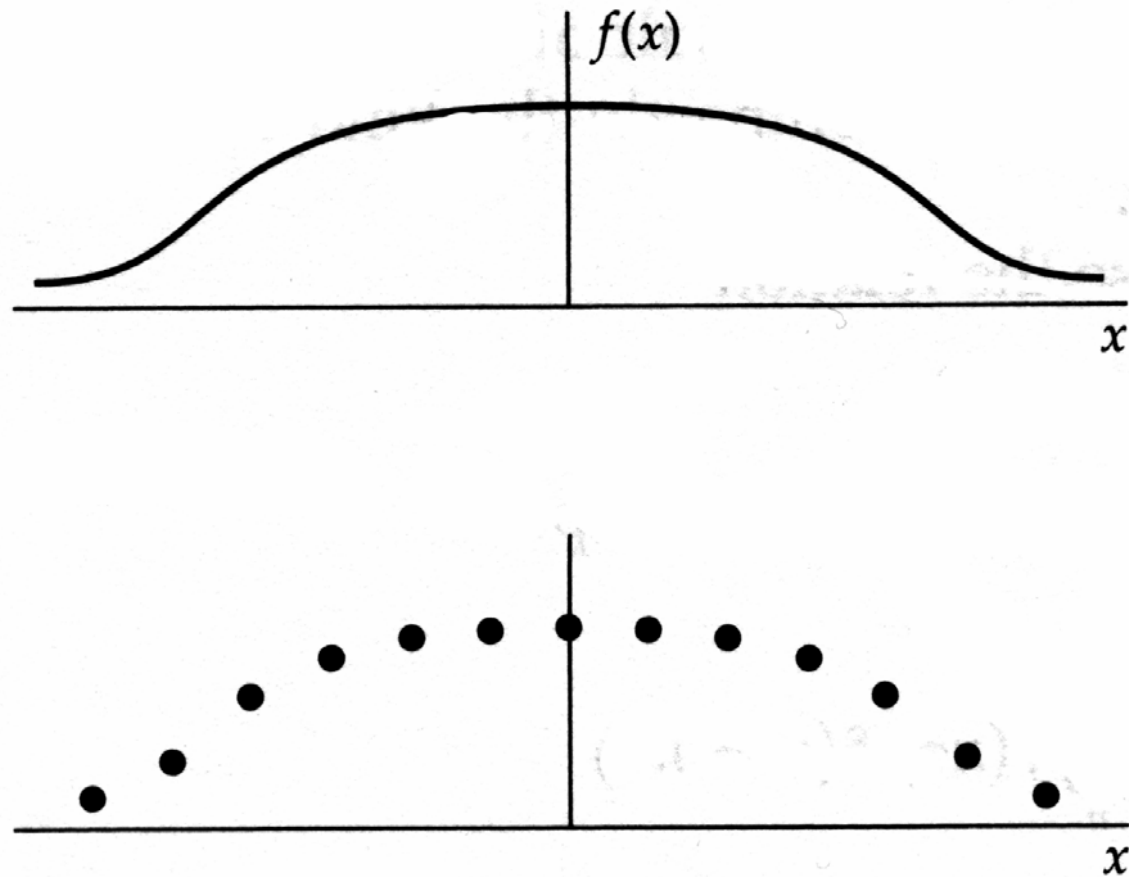


3.6 Analog-Digital-Umsetzung

- Abtastung von Signalen
 - Flash-Umsetzer (Parallel-Umsetzer)
 - Stufenumsetzer (Successive Approximation)
 - Integrierende Umsetzer
 - Delta-Sigma Umsetzer
 - Anhang
-

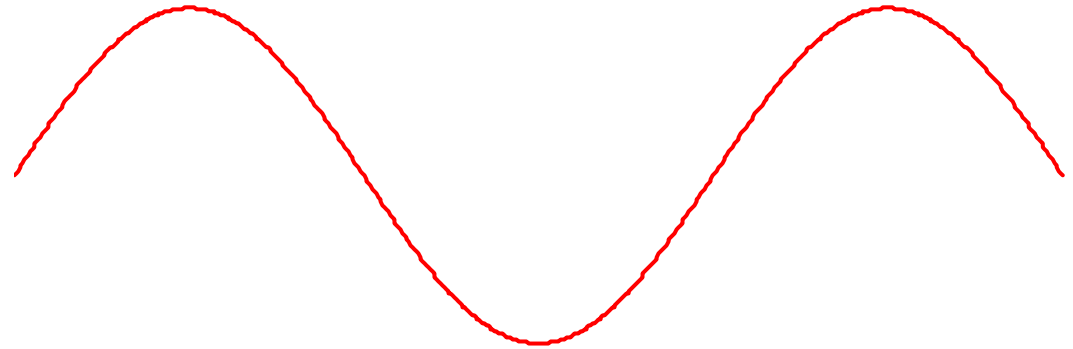
Abtastung

- Abtastung (Sampling): “Notierung” einer Funktion bei diskreten Zeitintervallen

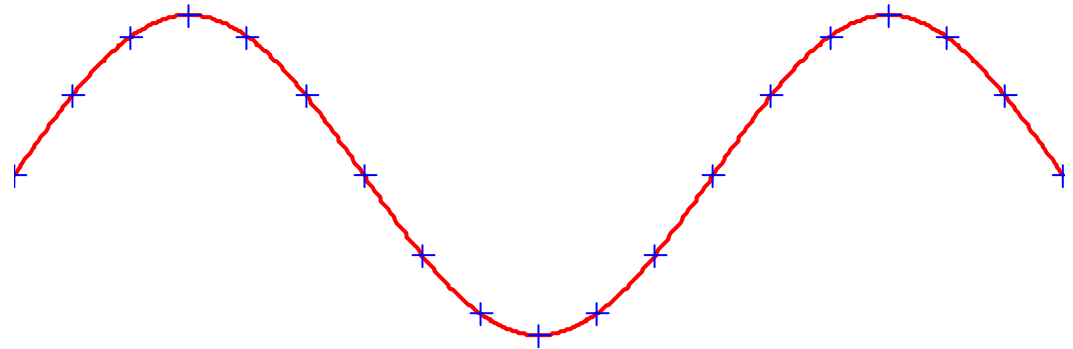


Abtastung eines Signals

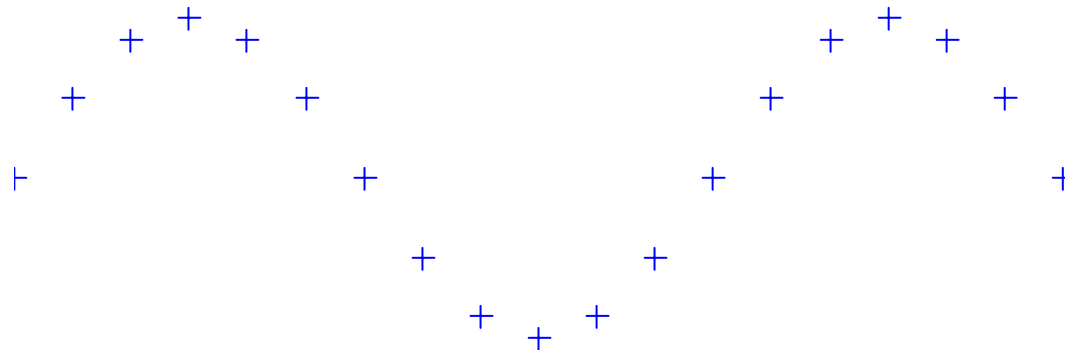
Signal 1



Abtastung des Signals
mit konstanten Zeitintervallen

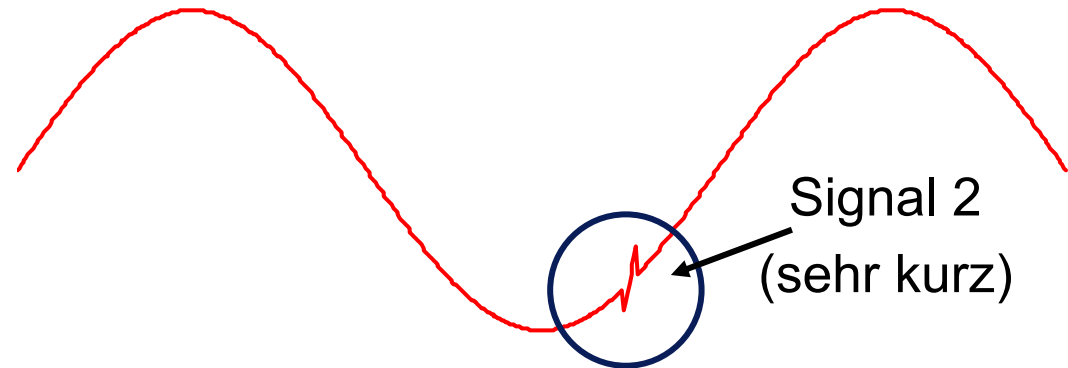


Abgetastetes Signal

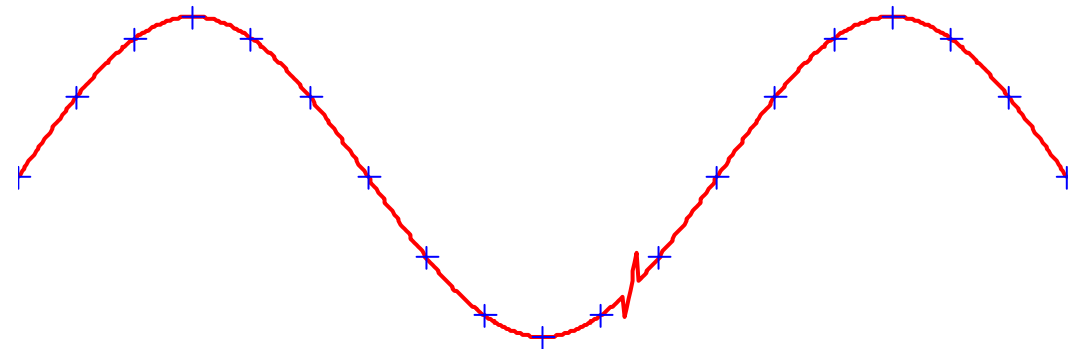


Abtastung eines Signals

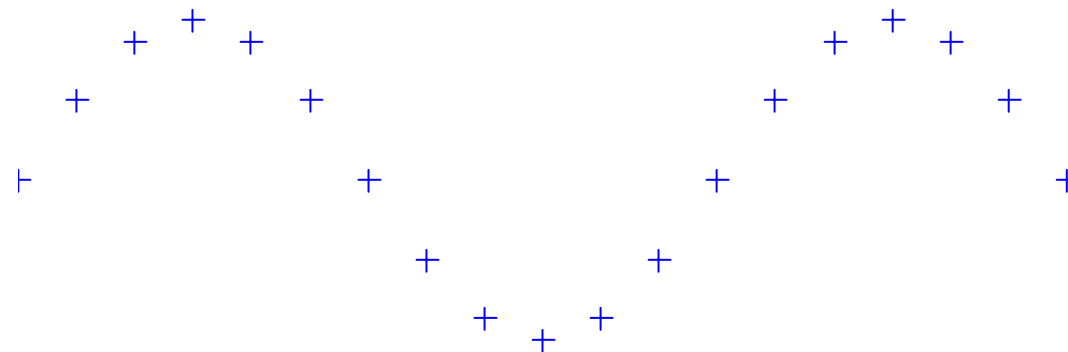
Signal 1 + Signal 2



Abtastung des Signals
mit konstanten Zeitintervallen

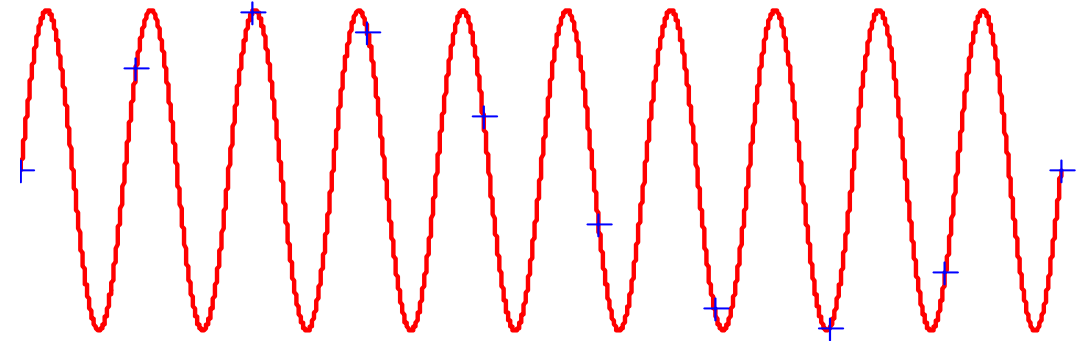


Abgetastetes Signal enthält
nicht das zusätzliche Signal

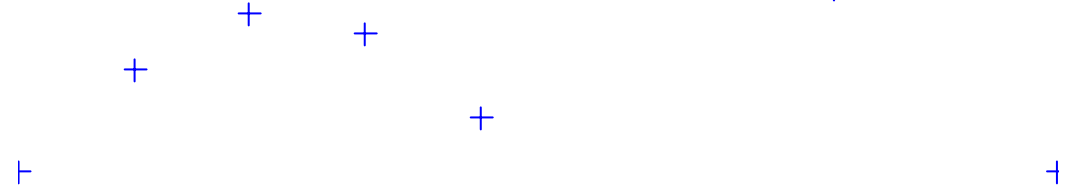


Aliasing

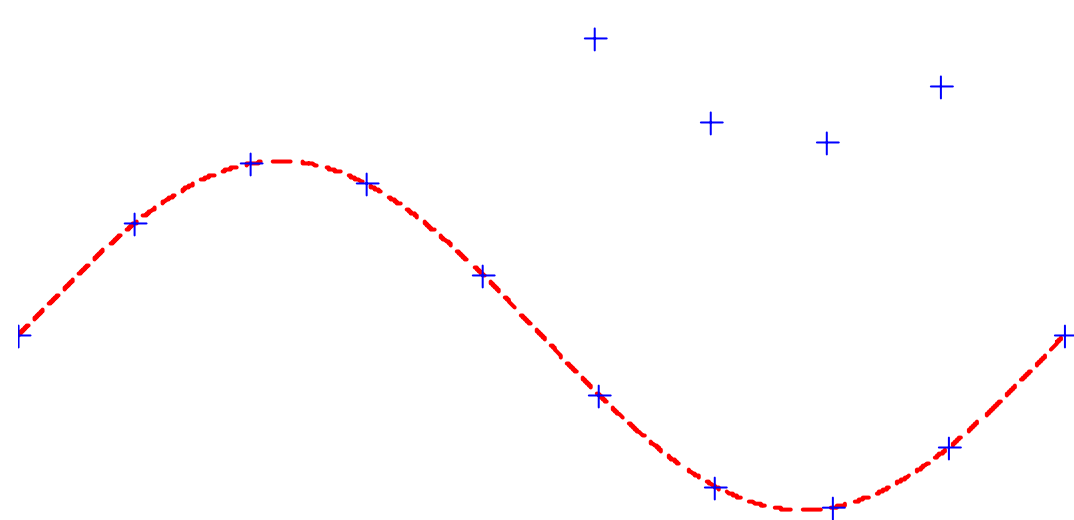
Abtastung mit niedriger
Frequenz



Abgetastetes Signal



Scheinbares Signal
(Aliasing)



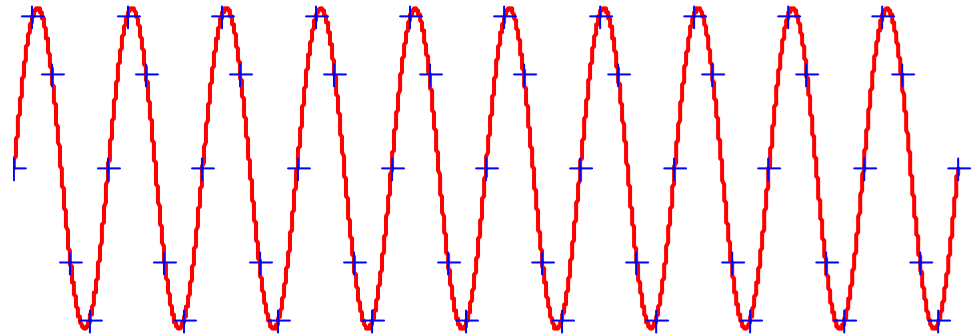
Frage: Mit welcher Frequenz muss Signal abgetastet werden, damit es rekonstruiert werden kann?

Abtastung mit unterschiedlichen Frequenzen⁶

Abtasttheorem: Betrachtung unterschiedlicher Abtastfrequenzen

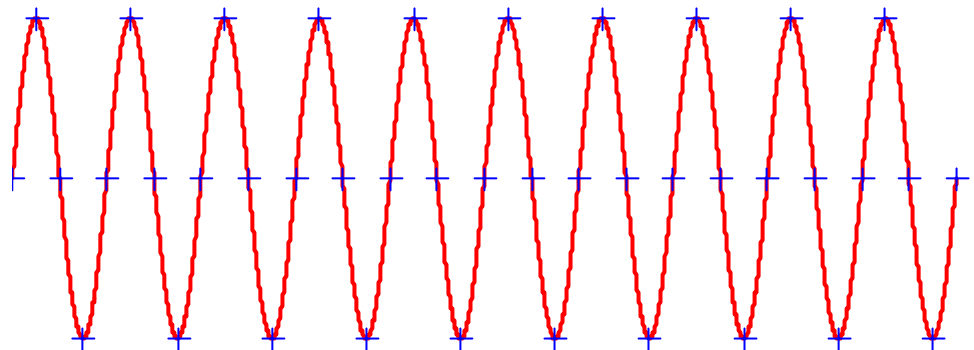
Abtastung mit fünffacher
Frequenz des Signals

→ Signalrekonstruktion möglich



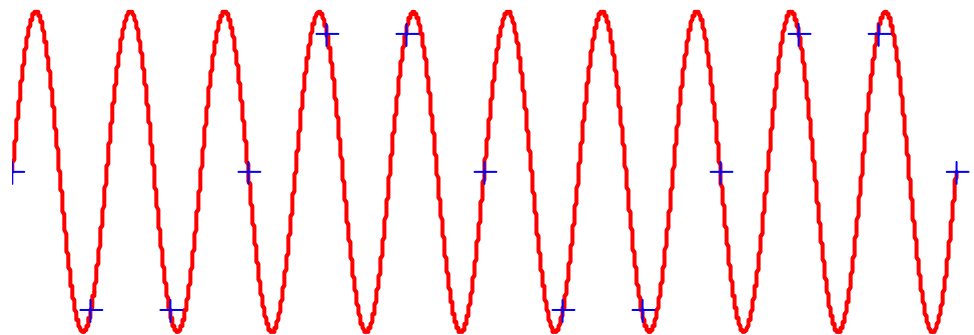
Abtastung mit vierfacher
Frequenz des Signals

→ Signalrekonstruktion möglich



Abtastung mit 1,2-facher
Frequenz des Signals

→ Signalrekonstruktion **nicht möglich**
(Aliasing)

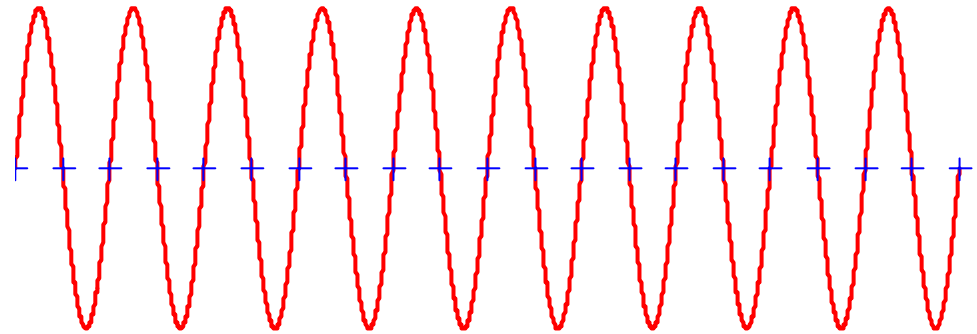


Abtastung mit unterschiedlichen Frequenzen ⁷

Abtasttheorem

Abtastung mit zweifacher
Frequenz des Signals

→ Signalrekonstruktion **nicht möglich**
(Grenzfall: bei anderen Samplingpunkten möglich)



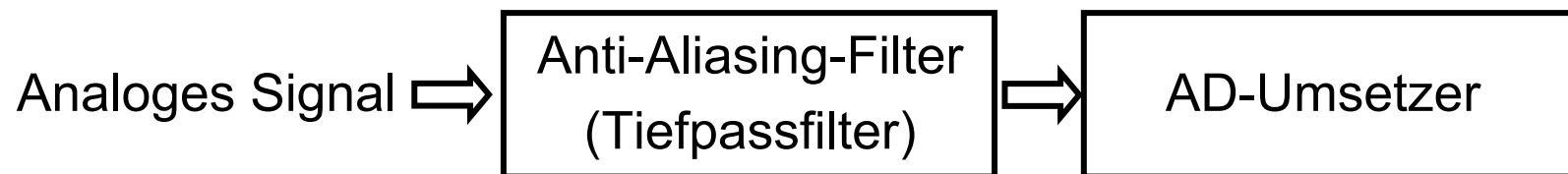
- **Abtasttheorem**

- Vereinfacht: Die Abtastfrequenz muss mehr als das zweifache der höchsten Frequenz des Signals betragen
 - Genauer: Eine bandbegrenzte Funktion deren Fouriertransformierte für $|f| > f_c$ verschwindet ($F(f) = 0$), ist vollständig gegeben durch Werte in gleichen Abständen $t < 1/(2f_c)$ (siehe Anhang)
 - Namen: Nyquist-Theorem, Shannon-Theorem, Whittaker-Kotelnikov-Shannon Theorem
-

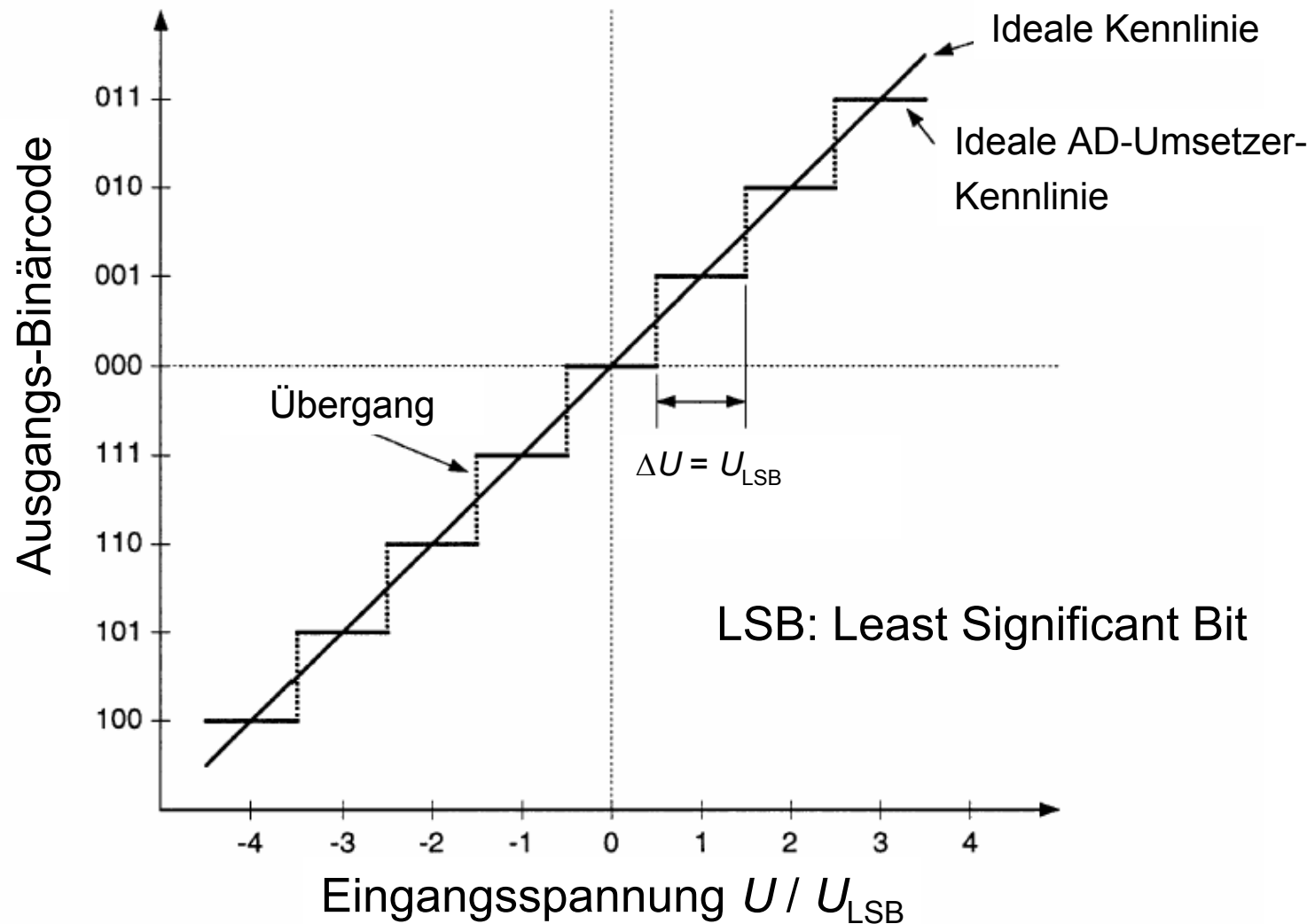
Digitalisierung

Verarbeitung des Eingangssignals

- Um Aliasing zu verhindern, wird Signal so gefiltert, dass die höchste Frequenz des gefilterten Signals kleiner als die Hälfte der Abtastfrequenz ist (Anti-Aliasing-Filter)
- Blockbild Digitalisierung



Idealer AD-Umsetzer: Kennlinie



Auflösung

- Auflösung

- Kleinste Spannungsänderung, die AD-Umsetzer detektieren kann
- \Rightarrow Auflösung \equiv Spannungsdifferenz von 1 LSB (least significant bit)
- n-Bit AD-Umsetzer:

$$\Delta U = \frac{U_{Range}}{2^n} \qquad U_{Range} = U_{Max} - U_{Min}$$

- Anmerkung: Bei anderer Wahl der Maximalspannung eine Stufe weniger im Bereich, dann

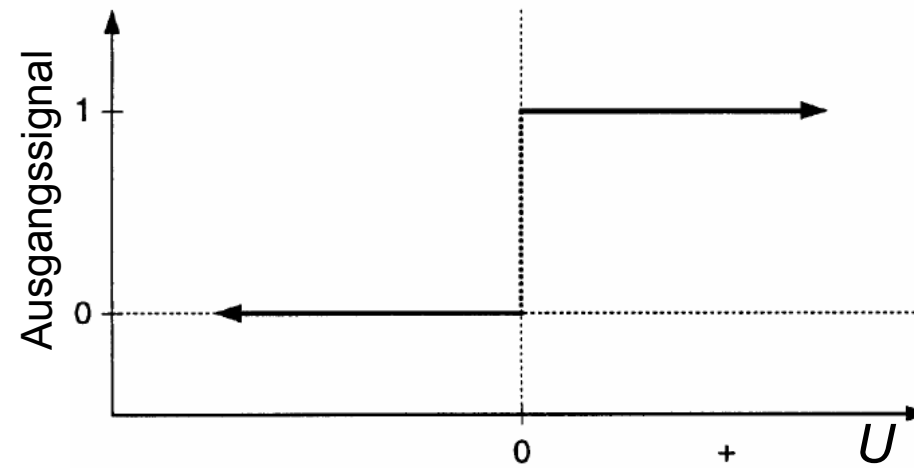
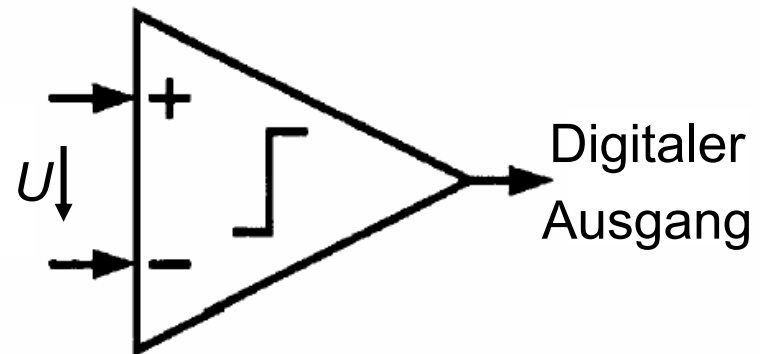
$$\Delta U = \frac{U_{Range}}{2^n - 1} \approx \frac{U_{Range}}{2^n} \quad \text{für große } n$$

- Beispiel: 16 Bits, Eingangsbereich 0 – 5 V
 \Rightarrow Auflösung

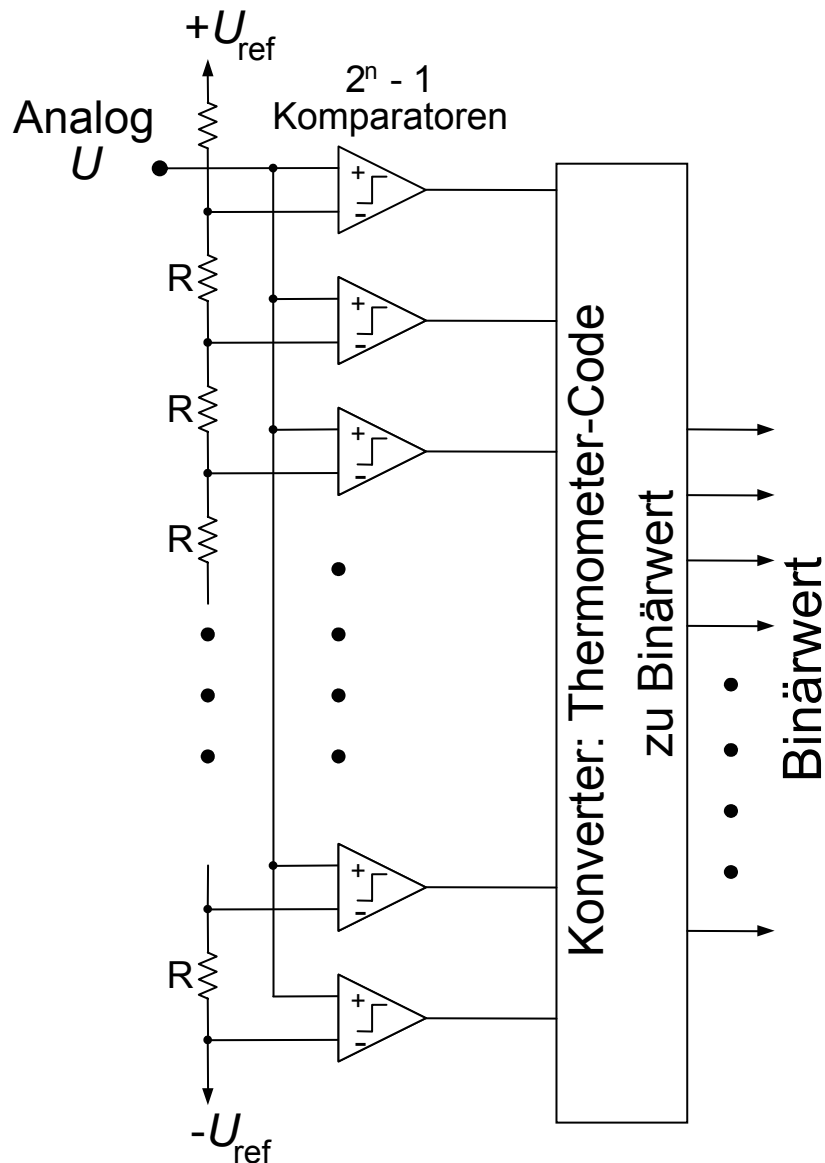
$$\Delta U = \frac{5 \text{ V}}{2^{16}} \approx 76 \mu\text{V}$$

- Gebräuchlich: Spezifikation der Auflösung durch Angabe der Anzahl der Bits (z.B. Auflösung: 16 Bits) oder so genannte „Effective number of bits“ (ENOB)
-

Komparator



Flash-Umsetzer (Parallel-Umsetzer)

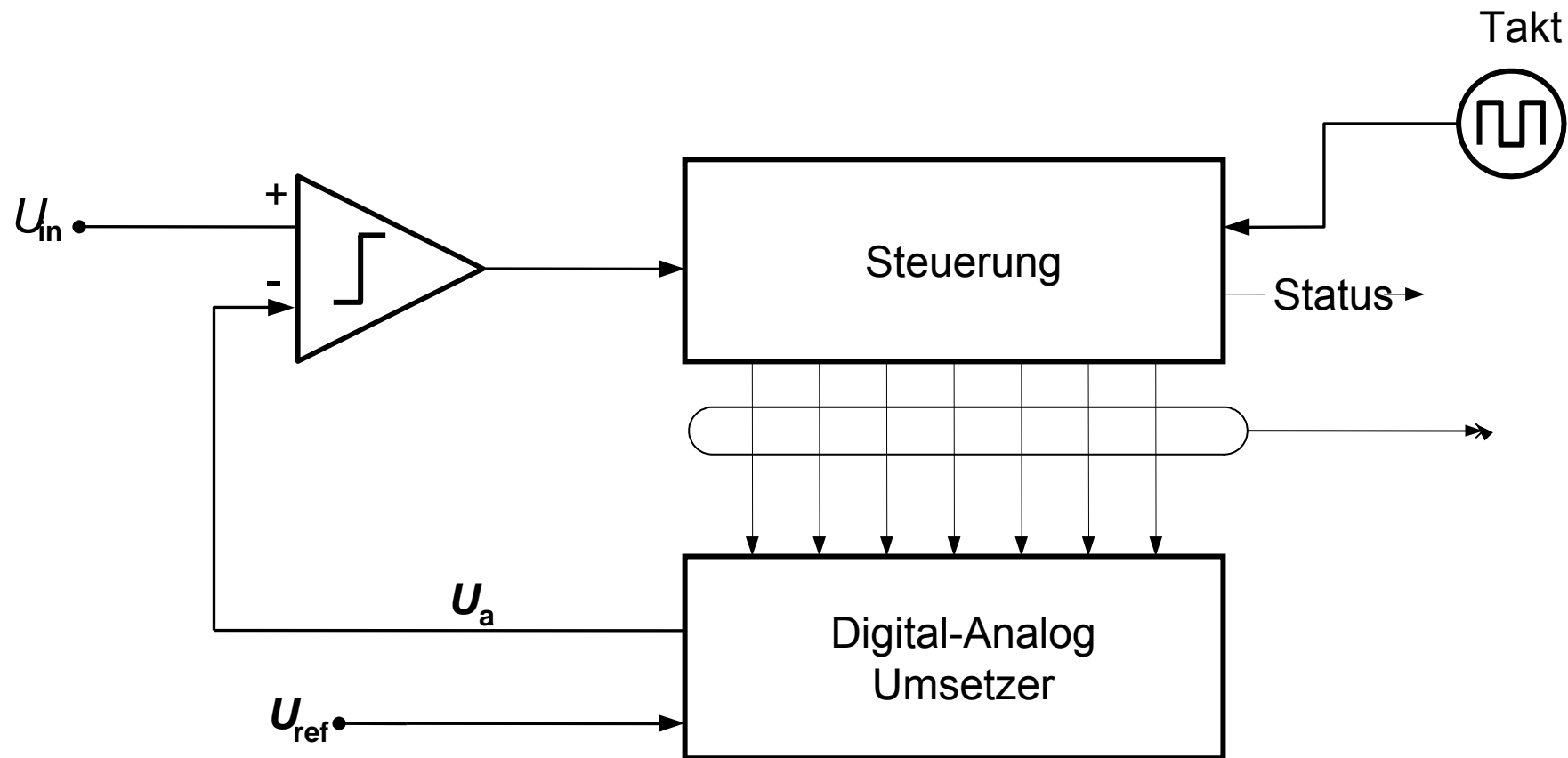


- $2^n - 1$ Komparatoren
- 2^n Widerstände
- Genauigkeit hängt von Widerständen und Offset der Komparatoren ab
- Sehr schnell: GSamples/s möglich
- Konversionsverzögerung klein
- Auflösung begrenzt durch Anzahl der Komparatoren (10 Bits : 1023 Komparatoren)
- Hoher Energiebedarf

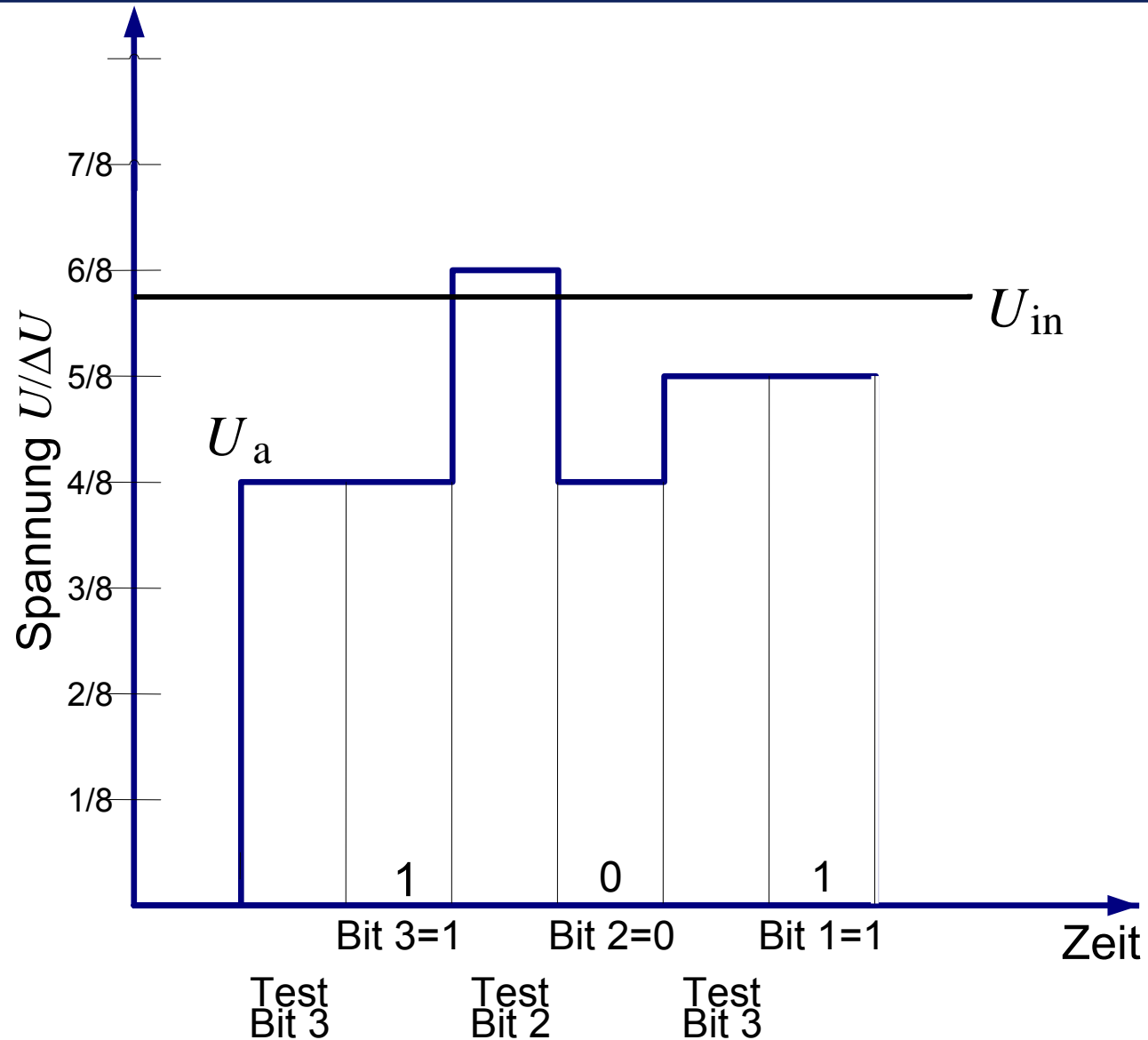
Auf Flash-Umsetzern basierende Umsetzer

- „Two Step Flash“: Flash-Umsetzer mit zwei Stufen:
 - 1.: Erste Flash-Stufe wandelt grob mit wenigen Bits
 - 2.: Ergebnis wird mit DA-Wandler in analoge Spannung umgesetzt und vom Eingangswert subtrahiert
 - 3.: Ergebnis der Subtraktion wird verstärkt
 - 3.: Zweite Stufe wandelt fein
 - 4.: Ergebnis beider Stufen wird zu Digitalwert zusammengesetzt
 - Pipeline Umsetzer
 - Prinzip wie „Two Step Flash“, aber zusätzliche Stufen
 - Vorteile von mehrstufigen Flash-Umsetzern: Weniger Komparatoren als Flash, hohe Samplingraten
 - Nachteil: Verzögerung durch Stufen
-

Stufenumsetzer (Successive Approximation)¹⁴

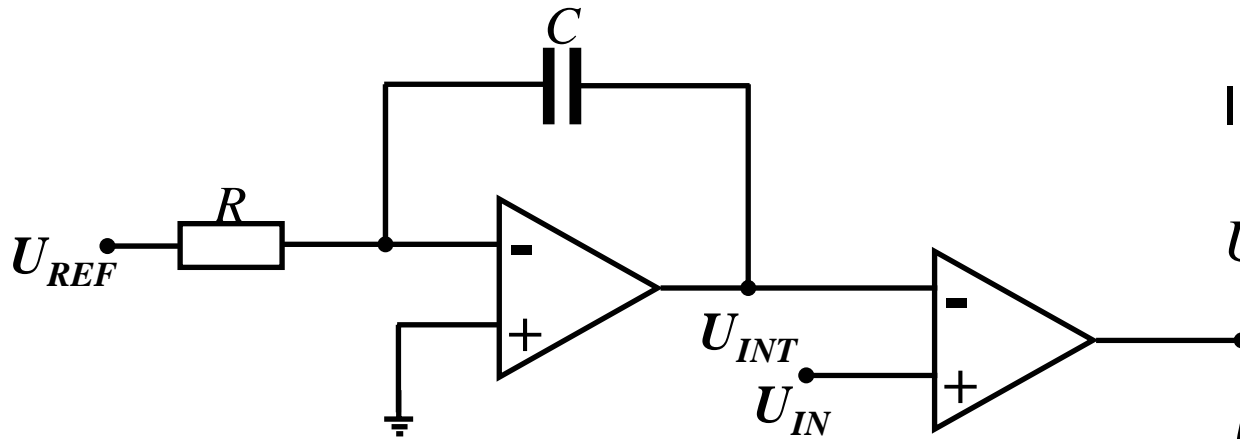


Prinzip des Stufenumsetzers



Integrierende Umsetzer

Single-Slope-Umsetzer: Prinzip



Integrator:

$$U_{INT} = -\frac{1}{RC} \left[\int_0^t U_{REF}(\tau) d\tau + U_0 \right]$$

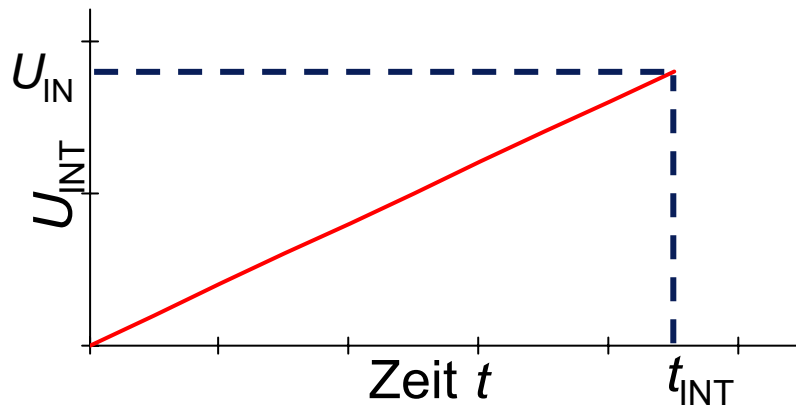
$$U_0 = 0, U_{REF} = \text{const.}$$

$$U_{INT} = -\frac{U_{REF}t}{RC}$$

Messung der Zeit bis:

$$U_{INT} = U_{IN}$$

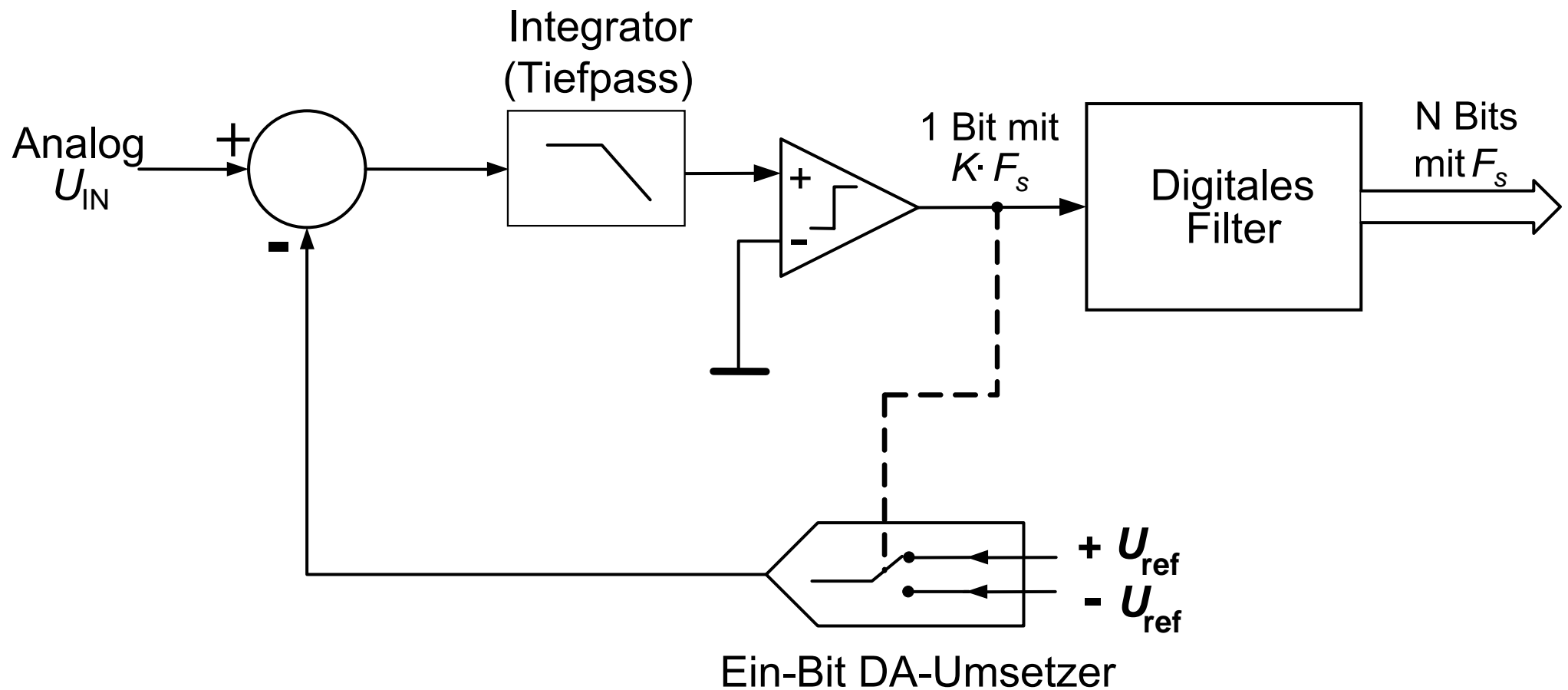
$$U_{IN} \sim t_{INT}$$



Integrierende Umsetzer

- Weiterer Single-Slope-Umsetzer: U_{REF} und U_{IN} vertauscht (siehe Folie „Single-Slope-Umsetzer“), dann $U_{\text{IN}} \sim t^{-1}$
 - Nachteil Single-Slope: Fehler in Zeitmessung geht in das Ergebnis ein
 - Lösung: Dual-Slope-Umsetzer
 - Integration von U_{IN} über feste Zeit (Laden eines Kondensators)
 - Entladung des Kondensators bis Spannung verschwindet
-

Delta-Sigma Umsetzer



F_s : Ausgabefrequenz

Vergleich der Architekturen

| Architektur | Auflösung | Samplingrate | Vor- und Nachteile |
|--|----------------|----------------------|---|
| Flash | bis zu 12 Bits | 250 MS/s – 3 GS/s | + Hohe Samplingraten - Hoher Energieverbrauch - groß, teuer |
| Pipeline | bis zu 16 Bits | 1 MS/s – 200 MS/s | + Hohe Samplingraten bei hoher Auflösung - Verzögerung |
| Stufenumsetzer (Successive Approximation) | 8 – 18 Bits | < 5 MS/s | + Hohe Auflösung + Hohe Genauigkeit - Begrenzte Samplingraten |
| Delta-Sigma | bis zu 24 Bits | ≈ 200 kS/s (24 Bits) | + Hohe Auflösung - Keine externe Triggerung |
| Integrierend | ≈ 18 Bits | < 50 kS/s | + Hohe Genauigkeit - Niedrige Samplingraten |